



# 커패시턴스가 개선된 커패시터 및 커패시터 제조 방법 (기술분류-반도체-고집적·저항기반 메모리)

## 기술성 분석

### 기술 개요

- 메모리 등의 각종 소자에 사용되는 커패시터에 관한 것으로, 필라멘트의 형성과 파열을 이용해 커패시턴스가 개선된 커패시턴스 및 그 제조 방법을 제공함
- 생성된 필라멘트는 소자 내의 수직적인 면적을 증가시켜 반대쪽 전극의 전하를 더욱 더 많이 끌어당기고, 절연층의 유효 두께를 감소시켜 각 전극이 반대쪽 전하를 더 강한 힘으로 끌어당겨 커패시턴스의 개선에 기여함

### 미해결 과제(Unmet needs)

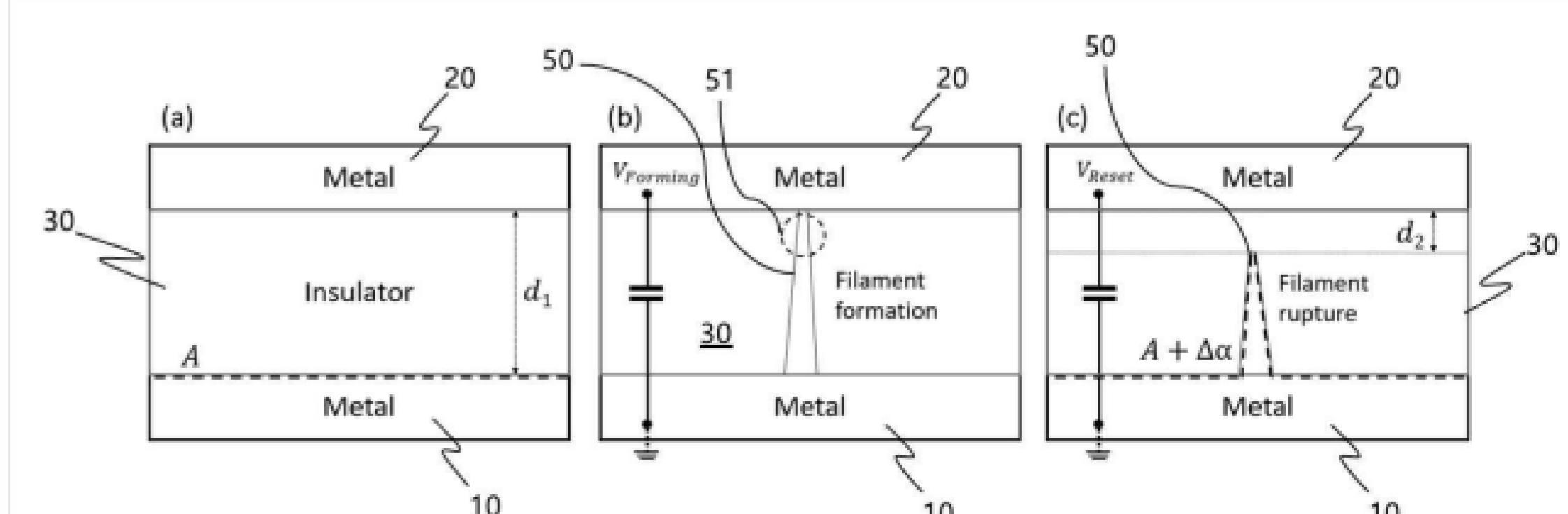
- 기존 커패시턴스 향상 방안의 한계
  - 커패시턴스를 증가시키기 위한 공정조건 변경에 따른 최적화 과정은 공정온도 상승을 유도하게 되면 이는 CMOS (complementary metal-oxide-semiconductor)에 적용 시 주변 소자나 회로들에 영향을 끼치게 되어 최종 제품의 성능을 감소시키는 요인이 됨
  - 또한, 신물질 자체의 발견은 매우 제한적이며, 발견되었다 하더라도 성능, 공정 등의 최적화 및 안정성을 검증하는데 많은 시간이 소요되고 양산 시에 기존 생산시설을 활용할 수 없다면 새로운 생산시설을 갖추어야 하기에 경제적 부담이 있음

### 기술적 해결수단(발명의 구성)

#### 1) 본 발명의 커패시터를 제조하는 단계

- 제1 전극의 제1 면에 필라멘트의 재료 물질을 증착시킨 후 제1 면 상에 절연층을 증착하고, 절연층 상에 제2 전극을 적층함
- 제1 전극에 커패시터의 동작 전압보다 높은 포밍 전압을 인가한 상태에서, 제1 전류를 인가해 필라멘트를 1차 형성하고, 제1 전류보다 높은 전류값을 가지는 제2 전류를 인가해서 필라멘트를 2차 형성함
- 형성 단계 후에 제1 전극에 동작전압보다 낮은 리셋 전압을 인가하여 필라멘트를 파열함
- 이는 소자 제작시 구조 변경 등의 추가적인 공정과정 없이 기존 방식 그대로 제작 가능하며, 파열 과정에서 전압의 크기조절에 따라 필라멘트의 크기 및 두께를 실험적으로 조정 및 적용할 수 있어 최적화에 따라 다양한 디바이스에 적용될 수 있음

본 발명에 따른 커패시터 및 그 제조방법



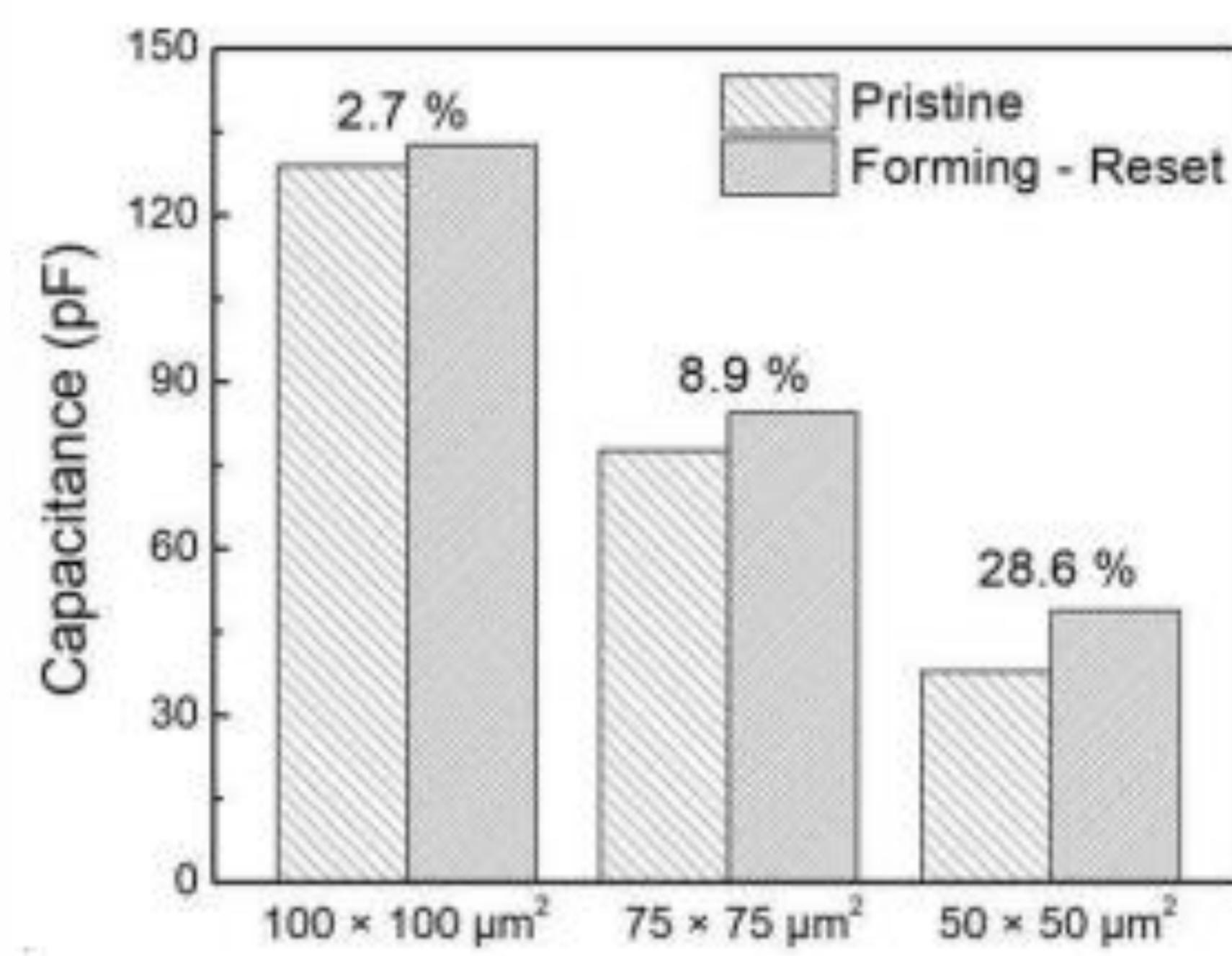
# 본 기술의 우수성 및 파급 효과

## 본 기술의 우수성(효과)

### ● 커패시턴스 증가율 비교

- 제1 전극 Pt(100nm), 절연층 HfO<sub>2</sub>(9nm), 제2 전극 Pt(100nm)가 순서대로 적층된 MIM(Metal-Insulator-Metal) 구조의 커패시터를 대상으로, 포밍 전압을 인가하지 않은 순수 상태(Pristine)의 디바이스와 형성-파열 과정을 거친 디바이스의 면적별 커패시턴스를 비교함
- 커패시턴스-전압 그래프의 면적별 측정 결과에서 나타난 커패시턴스 증가율을 비교해보면, 100\*100μm<sup>2</sup>, 75\*75μm<sup>2</sup>, 50\*50μm<sup>2</sup> 면적의 전극에서 디바이스의 크기가 작아질수록 상승폭이 증가함, 즉 디바이스가 미세화될수록 필라멘트가 커패시턴스에 미치는 영향이 극대화됨을 의미함

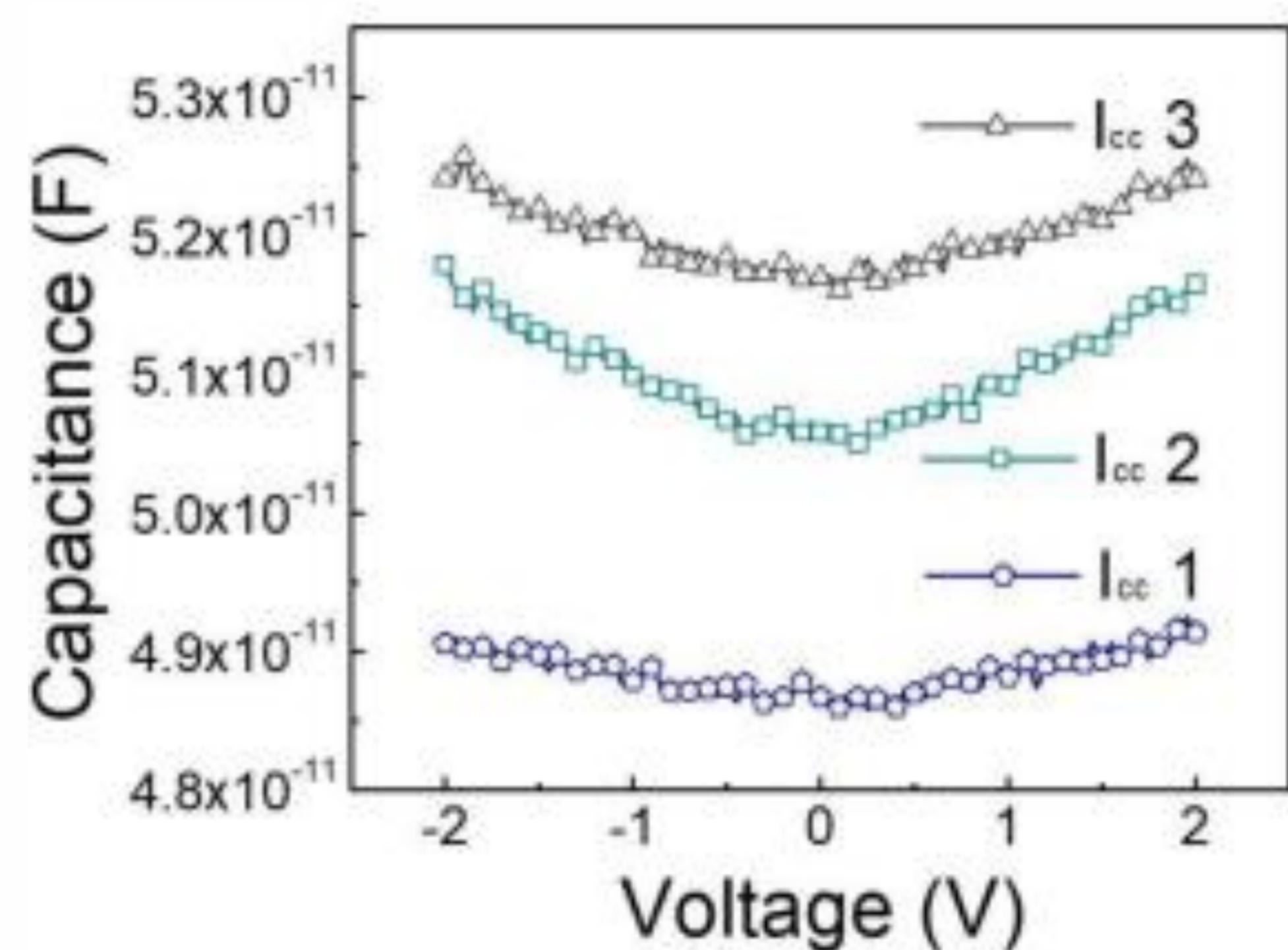
커패시턴스 증가율 비교 결과



### ● 최적 전류제한(compliance current, Icc) 확인

- 전류 제한이 높으면 많은 양의 전자가 이동할 수 있어 전자가 이동할 수 있는 길 역할을 하는 필라멘트의 넓이(혹은 두께)가 증가하므로, 전류 제한의 최적화 과정을 통하여 높은 전류 제한 값의 범위에서 필라멘트의 형성-파열을 거치면 MIM 커패시터 내부에 보다 더 넓은 표면적의 필라멘트가 생성됨
- 50μm<sup>2</sup> 크기의 Pt/HfO<sub>2</sub>/Pt 소자에 대하여 Icc를 100μA, 1mA, 10mA 순서로 설정하고, 순서대로 필라멘트의 형성-파열 과정을 진행한 결과, Icc 3까지 진행했을 때의 커패시턴스 결과가 가장 높게 나타났으며 각 과정에서의 커패시턴스가 향상됨을 확인함

전류제한 최적화 결과



## 적용 제품 및 파급 효과

- 전자회로
- 현재 커패시턴스 향상을 위해 적용되고 있는 high-k 물질의 재료적 접근으로 한계가 와 있는 상황에서, 새로운 개념의 전기적 접근으로 필라멘트의 형성-파열 과정을 통해 면적 상승과 두께 감소가 발생하여 커패시턴스가 향상될 수 있음

## 지식재산권 현황

발명의 명칭	출원/등록번호	출원/등록일자
커패시턴스가 개선된 커패시터 및 커패시터 제조 방법	10-2453975	2022.10.07.
패밀리 특허 현황	패밀리 국가	